

Evaluation of Memristor-Based Computer Architectures

Bridging the Gap between Devices and Systems

Dissertation

to obtain the academic degree

Doktor-Ingenieur (Dr.-Ing.)

of the Faculty of Computer Science and Electrical Engineering
at the University of Rostock

submitted by

Daniel Günther Reiser

born on October 23, 1995 in Wertheim, Germany

Rostock, October 24, 2025

Abstract

Memristive devices are considered a key enabler for future memory and computing architectures, promising high density, non-volatility, and energy efficiency. However, their adoption is challenged by pronounced variability, complex switching dynamics, and limited support for realistic system-level evaluation. Traditional device-level simulators provide accuracy but lack scalability, while behavioral models enable speed but neglect essential device physics. This gap prevents a technology-aware exploration of memristor-based architectures.

This thesis addresses the challenge by introducing the Discrete Stochastic Model (DStM), a novel variability-aware, measurement-driven model for system-level simulation of memristive subsystems. DStM captures both time-invariant and time-dependent variability derived from experimental data while maintaining computational efficiency. Compared to existing system-level models, it achieves up to 84% higher accuracy while offering two orders of magnitude faster simulation speed.

To integrate these models into architectural evaluation, the thesis further presents the Memristor System Simulation (MeSSi) framework, a virtual prototyping platform developed in this work. Built on SystemC, MeSSi provides modular and reusable building blocks for memristor arrays, peripheral circuits, and controllers. This modularity enables the exploration of diverse scenarios, from register files and caches to in-memory computing modules. Through case studies, the thesis demonstrates that incorporating variability fundamentally alters system-level conclusions: strategies that appear reliable under idealized models often fail when realistic distributions are considered. The thesis also explores hardware acceleration of memristor simulations on Field Programmable Gate Arrays (FPGAs). A proof-of-concept shows that stochastic device dynamics can be efficiently offloaded, alleviating simulation bottlenecks and paving the way for large-scale evaluation of memristive systems.

Taken together, the contributions of this thesis establish a new methodology for variability-aware evaluation of memristor-based architectures. By bridging device-level measurements with scalable system-level simulation, this work enables technology-aware design flows that can guide the reliable and efficient integration of memristors into future computing systems.

Zusammenfassung

Memristive Bauelemente gelten als Schlüsseltechnologie für zukünftige Speicher- und Rechnerarchitekturen, da sie eine hohe Speicherdichte, Nicht-Volatilität und Energieeffizienz versprechen. Ihre praktische Nutzung wird jedoch durch ausgeprägte Variabilität, komplexe Schaltvorgänge sowie den Mangel an realistischen Systemsimulationen erschwert. Klassische physikalische Simulationen liefern zwar eine hohe Genauigkeit, sind jedoch kaum skalierbar. Abstrakte Verhaltensmodelle ermöglichen zwar schnelle Simulationen, vernachlässigen dabei jedoch wesentliche physikalische Effekte. Diese Lücke verhindert bislang eine technologiebewusste Bewertung memristorbasierter Architekturen.

In dieser Arbeit wird daher das Discrete Stochastic Model (DStM) vorgestellt, ein neu entwickeltes, messdatengetriebenes Modell für die Systemsimulation von Memristor-Subsystemen, das die Variabilität in deren Verhalten berücksichtigt. DStM erfasst sowohl zeitinvariante als auch zeitabhängige Variabilität auf Basis experimenteller Daten und behält gleichzeitig eine hohe Recheneffizienz bei. Im Vergleich zu bestehenden Modellen für die Systemsimulation erreicht es eine um bis zu 84% höhere Genauigkeit bei einer um zwei Größenordnungen schnelleren Simulation.

Zur Einbindung dieser Modelle in die Architekturbewertung wurde zudem die in dieser Arbeit entwickelte Memristor System Simulation (MeSSi) Plattform für virtuelle Prototypen geschaffen. Sie basiert auf SystemC und stellt modulare, wiederverwendbare Bausteine für Memristor-Arrays, Peripherieschaltungen und Controller bereit. Dadurch lassen sich unterschiedliche Anwendungsfälle untersuchen, von Registerfiles und Caches bis hin zu In-Memory-Computing-Modulen. Die Fallstudien zeigen, dass die Berücksichtigung von Variabilität die Systembewertung grundlegend verändert: Strategien, die unter idealisierten Annahmen zuverlässig erscheinen, versagen häufig bei realistischer Betrachtung. In dieser Arbeit wird zudem die Hardware-Beschleunigung der Memristorsimulation auf Field Programmable Gate Arrays (FPGAs) untersucht. Ein Proof of Concept zeigt, dass sich stochastische Zustandsdynamiken effizient in digitaler Hardware abbilden lassen. Dadurch wird die Simulationsdauer erheblich reduziert und Studien in großem Maßstab ermöglicht.

Die Beiträge dieser Arbeit umfassen somit die Entwicklung des DStM-Modells und der MeSSi-Plattform als neue Methodik zur Evaluierung memristorbasierter Architekturen unter Berücksichtigung von Variabilität. Durch die Verknüpfung von Messdaten und skalierbarer Systemsimulation wird ein technologiebewusster Entwurfsprozess ermöglicht, der die zuverlässige und effiziente Integration von Memristoren in zukünftige Rechnersysteme unterstützt.